

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57—192120

⑬ Int. Cl.<sup>3</sup>  
H 03 K 4/00

識別記号

庁内整理番号  
6832-5 J

⑭ 公開 昭和57年(1982)11月26日

発明の数 1  
審査請求 未請求

(全 6 頁)

⑮ エンベロープ作成回路

⑯ 特 願 昭56—76979  
⑰ 出 願 昭56(1981)5月21日  
⑱ 発 明 者 木村 育

川崎市中原区上小田中1015番地  
富士通株式会社内  
⑲ 出 願 人 富士通株式会社  
川崎市中原区上小田中1015番地  
⑳ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

エンベロープ作成回路

2. 特許請求の範囲

交差的に振動する電圧波形のピークをエンベロープ電圧と対比較するコンパレータと、該エンベロープ電圧を保持するコンデンサと、該コンデンサを充電および放電するための定電流源と、該定電流源からの電流により該コンデンサを充放電させる充放電回路と、該コンパレータの出力を記憶する記憶回路と、該記憶回路出力を定期的にサンプリングするサンプル回路と、該サンプル回路からの出力に応じて上記充放電回路の制御を行なう論理回路とより構成される第1のエンベロープ作成回路と、該第1のエンベロープ作成回路のエンベロープ波形に比して低精度且つ高応答速度の第2のエンベロープ作成回路と、前記第1および第2のエンベロープ作成回路の出力波形を比較する比較回路とをそなえ、該比較回路の差分出力により上記定電流源の電流値を可変制御してやることを特

徴とするエンベロープ作成回路。

3. 発明の詳細な説明

本発明は交番電圧波形のエンベロープ波形を作成する回路の改良に係わり高応答速度と高波形精度を同時に満足させるエンベロープ作成回路に関する。

第1図は従来のエンベロープ作成回路の説明図を示す。図中  $E_{in}$  は対象となる交番電圧、 $E_o$  は作成されたエンベロープ電圧を示す。

また1はコンパレータ、2は記憶用のFF、3はアンド回路、4はナンド回路、5、6および7、8はダイオード、9および10は定電流源、11はコンデンサ、12はコンパレータ、13はトラッキング回路である。また図中1点鎖線で囲まれた全体をまとめて14とし、エンベロープ作成の基本回路と名付ける。

コンパレータ1の入力は上記電圧  $E_{in}$  と  $E_o$  であり、 $E_o$  はコンデンサ11の電圧である。

コンパレータ1の出力は  $E_{in} > E_o$  でFF2をセットする。FF2の出力は夫々ゲート3および4

の論理入力を成し、ゲート3および4の他の論理入力はトラッキング回路13から入力信号の変化に合わせて周期的に発生するトラッキング出力 $P_t$ で構成され、ゲート3とゲート4は論理入力“1”、“1”で夫々“1”と“0”の出力を出す。

またトラッキング回路13はFF2のリセット条件を成しリセットパルス $P_r$ により周期的にFF2をリセットする。ゲート3および4の論理出力はとも論理“1”で電圧、論理“0”でアースレベルであるのでこれに応じてダイオード5および7に流れる電流が所定期間夫々オンオフされ、これに伴って対応するダイオード6および8に流れる電流が夫々オンオフされる。ダイオード6および8を流れる上記電流はコンデンサ11の夫々充電放電電流であるので、コンデンサ11の電圧 $E_c$ は上記充電あるいは放電される電流量に応じて上下する。

なお9および10は定電流源であるから常時一定の電流 $I_0$ と $I_1$ を流しているのでゲート4あるいは5の論理出力による充あるいは放電電流の開

の関だけ“1”、“1”となり、 $E_c$ が“1”となるので、定電流回路9からの電流がそれまではダイオード6を流れていたものが、 $\tau$ の時間だけダイオード6を流れてコンデンサ11を一定電流量だけチャージするので $E_c$ は第2図における様に上昇して $E_{in}$ のピーク電圧をトラッキング（追跡）する。

FF2はその後 $P_r$ によりリセットされ、FF2はリセットされるので、 $E_{in} - E_c \leq 0$ の時には信号 $Q$ は“0”で反転信号 $\bar{Q}$ の方が“1”となる。このときトラッキング回路13より信号 $P_t$ が入ると今度はナンドゲート4の入力条件が“1”、“1”となり出力 $E_n$ が $\tau$ の間だけ“0”となるので、この間定電流回路10はダイオード8を介してコンデンサ11の電流量をディスチャージするので $E_c$ が低くなるほうにトラッキングする。この様なトラッキング型のエンベロープ検出回路の基本的な特色は、上記チャージ、ディスチャージ1回あたりのエンベロープ信号の変化量を $\Delta E_c$ とすると、 $\Delta E_c$ はこの方式では一定であり、

口時間が定まれば一定の電流量がコンデンサ11より出入りする。

第2図は第1図の主要信号のタイムチャートである。

図中 $E_c$ はコンデンサ11の電圧、 $E_{in}$ は入力信号の電圧波形、 $Q$ はFF2のセット側 $\bar{Q}$ の出力を示す。 $P_t$ と $P_r$ はトラッキング回路13のトラッキングおよびリセットパルス、尚図中 $\tau$ はパルス巾を示す。また $T$ はトラッキング周期を示す。また $E_n$ はアンドゲート3の出力、 $E_n$ はナンドゲート4の出力を示す。

尚論理信号の図は全て上側を“1”とする。基本動作は第1図および第2図から分かる様に入力信号 $E_{in}$ のピークとコンデンサ11によって記憶している前回までのピークをトラッキングした電圧をコンパレータ1で比較し、 $E_{in} - E_c > 0$ でFF2をセットするコンパレータには入力信号 $E_{in}$ があれば定期的に信号 $P_t$ と $P_r$ を出しているのでFF2がセットされているとき $P_t$ が来るとアンドゲート3の入力条件が $P_t$ のパルス巾

$\Delta E_c$ を大きくすると応答速度は早くなるが、トラッキング時の量子化誤差とトラッキング誤差 $\pm 2 \Delta E_c$ を考えねばならないためエンベロープの表示精度は悪くなる。反面 $\Delta E_c$ を小さく取ると上述のような表示精度は良くなるが今度は応答速度が遅くなり入力信号 $E_{in}$ のピーク信号が急激に変化するときにはトラッキングが追いつかないと云う欠点を有していたがこれは1回あたり一定電流量をチャージし、あるいはディスチャージしてトラッキングを行う回路の原理的なことと考えられていた。

本発明はこうした背景にかんがみ、速度応答性と表示精度をともに満足するエンベロープ検出回路を実現することを目的とするものである。

本発明の目的は、交替的に振動する電圧波形のピークをエンベロープ電圧と率比較するコンパレータと該エンベロープ電圧を保持するコンデンサと、該コンデンサを充電および放電するための定電流源と、該定電流源からの電流により該コンデンサを充放電させる充放電回路と、該コンパレータの

出力を記憶する記憶回路と、該記憶回路出力を定期的にサンプルするサンプル回路と、該サンプル回路からの出力に応じて上記充放電回路の制御を行なう論理回路とより構成される第1のエンベロープ作成回路と、該第1のエンベロープ作成回路のエンベロープ波形に比して低精度且つ高応答速度の第2のエンベロープ作成回路と、前記第1および第2のエンベロープ作成回路の出力波形を比較する比較回路とをそなえ、該比較回路の差分出力により上記定電流源の電流値を可変制御するを特徴とするエンベロープ作成回路とすることにより達成することができる。

本発明をより具体的に説明するため以下実施例にもとずき詳細に説明する。

第3図は本発明の一実施例を示す構成図である。図中一点鎖線の中は従来のエンベロープ検出回路14を示し、第1図の14と全く同一である。また第1図と対比すると定電流源9と10に夫々電流量制御入力端子が附加され電流量制御可能な定電流源となっている点異なる。また15はダイ

オード、16は抵抗、17はコンデンサ、18はコンパレータである。

図から判る様にダイオード15は信号入力 $E_{in}$ の交番的に変化する信号の立ち上がりコンデンサ17の電圧より大きな電圧の部分の波形を整流し相当する電流量を1サイクルごとにコンデンサ17に送り込む。一方抵抗16はコンデンサ17の電圧に比例したディスチャージ電流を流すので、ダイオード15とコンデンサ17と抵抗16は第2のエンベロープ作成回路を形成しており、コンデンサ17の電圧を $E_o$ と定義すると、 $E_o$ は信号入力 $E_{in}$ のエンベロープを追跡して変化する。なお第2のエンベロープ作成回路は精度よりも応答性を重視して定数をえらぶものとする。この出力 $E_o$ を前記エンベロープ作成基本回路14の出力 $E_c$ とコンパレータ18で比較し、その差分出力 $E_r$ によって上記定電流源9、10の電流値を制御してやれば、入力信号 $E_{in}$ のエンベロープが急激に変化し、エンベロープ作成基本回路14(以下単に回路14と略称す)のトラッキ

ングが追いつかない時には差分出力 $E_r$ の絶対値が大きくなるので、定電流源9と10の制御電流値を大きくしてやればその分だけ回路14側の応答性が良くなる。一方回路14側のトラッキングが追いついて来て差分出力 $E_r$ が小さくなればその差分に応じて定電流源9と10の電流値を通常の値に絞るので、表示出力 $E_o$ の精度は回路14のときと同様に確保出来る。従って応答性を同じにするならば定電流源の基本電流を小さくすることもコンデンサ11を大きくすることも出来るので表示精度が改善出来る。

なお差分出力 $E_r$ の正負出力に対する定電流源9、10の電流増減特性を逆にすれば、先の説明の様に $E_r$ の絶対値で考えなくても先の例と全く同様の結果となることは論をまたないであろう。さらに補足すると差分出力の絶対値 $|E_r|$ がある値以下の時の定電流源9と10の電流値 $I_{sc}$ あるいは $I_{sc}$ を一定の電流に設定しておけば、第2のエンベロープ作成回路そのものの表示精度すなわち $E_o$ は最終の $E_o$ の表示精度には関係

しないのでこちら側は第3図に示す様な比較的あらい回路構成でも充分に目的を達することが出来る。これが本発明のエンベロープ作成回路の特色の一つである。

第4図は第3図の主な信号の説明図である。新たな符号 $I_{sc}$ と $I_{sd}$ は夫々定電流回路9と10の電流値、 $E_r$ はコンパレータ18の出力、 $E_o$ は第2のエンベロープ作成回路の出力であり基本回路14側の出力 $E_c$ の点線は従来例すなわち基本回路14のみの場合のトラッキング特性を示すものである。

$E_{sc}$ と $E_{sd}$ の差分出力 $E_r$ に対応して定電流回路9、10の電流値 $I_{sc}$ あるいは $I_{sd}$ を増加させた分だけ、目標に対してトラッキング誤差の大きい時におけるトラッキング速度を向上させることが出来る。

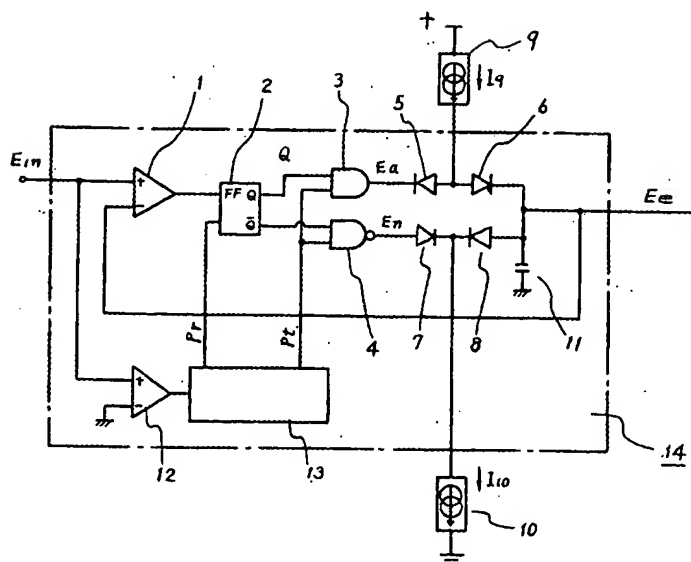
以上説明したように、本発明によれば、表示精度の良い第1のエンベロープ作成回路に、応答速度の良い第2のエンベロープ作成回路を附加し、その差分出力がある大きさの間だけ該第1の回路側

の積分電流を制御してやることにより第1の回路における表示精度を確保したまま、急激な変動時の応答速度を向上させることが出来るので、追跡応答性と表示精度にすぐれたエンベロープ作成回路を提供することが出来る。

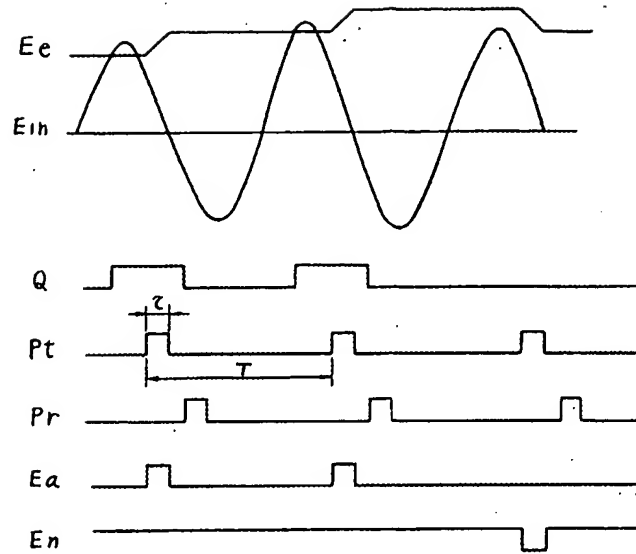
#### 4. 図面の簡単な説明

第1図は従来のエンベロープ作成回路の構成図、第2図は第1図の信号のタイムチャート、第3図は本発明の一実施例の構成図、第4図は第3図の信号の説明図、図中2はフリップフロップ、9と10は定電流源、9eと10eは制御可能な定電流源、13はトラッキング回路、14はエンベロープ作成の基本回路、Einは信号入力、Eeはエンベロープ電圧、Ee<sub>0</sub>は第2のエンベロープ電圧、Pはトラッキングパルス、を夫々示す。

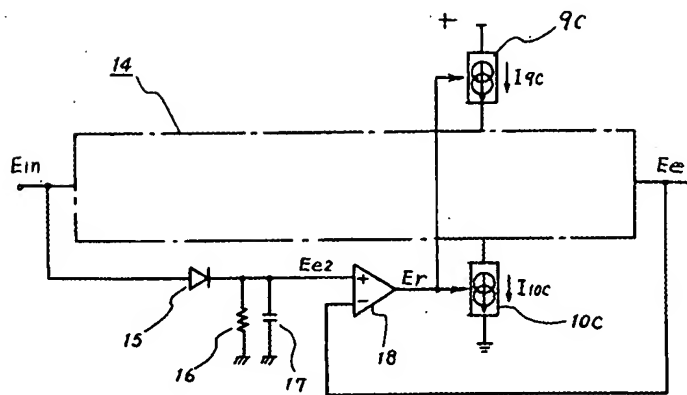
代理人 弁理士 松 岡 宏四郎



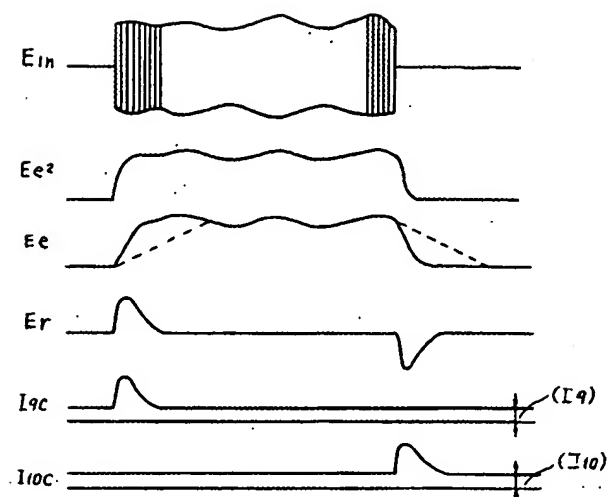
第 1 図



第 2 図



第 3 図



第 4 図

## MACHINE-ASSISTED TRANSLATION (MAT):

(19) 【発行国】 日本国特許庁 ( J P )	(19)[ISSUING COUNTRY] Japan Patent Office (JP)
(12) 【公報種別】 公開特許公報 ( A )	(12)[GAZETTE CATEGORY] Laid-open Kokai Patent (A)
(11) 【公開番号】 特開平 10-270961	(11)[KOKAI NUMBER] Unexamined Japanese Patent Heisei 10-270961
(43) 【公開日】 平成 1 0 年 ( 1 9 9 8 ) 1 0 月 9 日	(43)[DATE OF FIRST PUBLICATION] October 9 (1998. 10.9), Heisei 10
(54) 【発明の名称】 自動利得制御回路	(54)[TITLE OF THE INVENTION] Automatic gain control circuitry
(51) 【国際特許分類第 6 版】 H03G 3/30 H04N 5/14	(51)[IPC 6] H03G 3/30 H04N 5/14
【 F I 】 H03G 3/30 B H04N 5/14 B	【FI】 H03G 3/30 B H04N 5/14 B
【審査請求】 未請求	【REQUEST FOR EXAMINATION】 No
【請求項の数】 3	【NUMBER OF CLAIMS】 3
【出願形態】 O L	【FORM OF APPLICATION】 Electronic
【全頁数】 4	【NUMBER OF PAGES】 4

**(21) 【出願番号】**

特願平 9-71787

**(21)[APPLICATION NUMBER]**

Japanese Patent Application Heisei 9-71787

**(22) 【出願日】**平成 9 年 ( 1 9 9 7 ) 3 月 2 5  
日**(22)[DATE OF FILING]**

March 25 (1997. 3.25), Heisei 9

**(71) 【出願人】****【識別番号】**

000010098

**(71)[PATENTEE/ASSIGNEE]****[ID CODE]**

000010098

**【氏名又は名称】**

アルプス電気株式会社

**[NAME OR APPELLATION]**

Alps Electric Co., Ltd.

**【住所又は居所】**東京都大田区雪谷大塚町 1 番 7  
号**[ADDRESS OR DOMICILE]****(72) 【発明者】****【氏名】**

柴田 悦哉

**(72)[INVENTOR]****[NAME OR APPELLATION]**

Shibata, Etsuya

**【住所又は居所】**東京都大田区雪谷大塚町 1 番 7  
号 アルプス電気株式会社内**[ADDRESS OR DOMICILE]****(57) 【要約】****(57)[ABSTRACT OF THE DISCLOSURE]****【課題】**テレビ信号のレベルの急激な  
変化に追従して、しかも安定し  
た自動利得制御動作が可能な自**[SUBJECT OF THE INVENTION]**It aims at implementing automatic gain control  
circuitry which follows abrupt change of the  
level of TV signal, and which can perform a



動利得制御回路を実現すること stable automatic-gain-control operation.  
を目的とする。

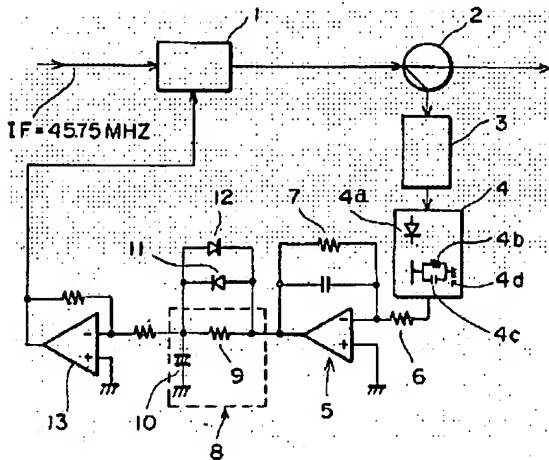
## 【解決手段】

連続する同期信号を検波して前記同期信号のレベルに応じた検波電圧を出力する検波回路 4 と、抵抗 9 とコンデンサ 10 とを有し、前記抵抗 9 を介して前記検波電圧を前記コンデンサ 10 に充電して前記検波電圧を平滑する平滑回路 8 とを備え、互いに逆向きに並列接続された第一のダイオード 11 と第二のダイオード 12 とを前記抵抗 9 に並列接続し、前記平滑回路 8 からの平滑された電圧を利得制御電圧として可変利得回路 1 に入力した。

## [PROBLEM TO BE SOLVED]

It has the detector circuit 4 which detects continuous synchronizing signals and outputs the detection voltage according to the level of said synchronizing signal, and resistance 9 and condenser 10.

It has the smoothing circuit 8 which charges said detection voltage into said condenser 10 through said resistance 9, and which smoothes said detection voltage. It connects the 1st diode 11 in parallel with the 2nd diode 12, which are placed mutually in the reverse direction and which are connected in parallel, to said resistance 9. It inputs the voltage smoothed from said smoothing circuit 8 as a gain-control voltage into the variable gain circuit 1.



- 1: Variable gain circuit
- 2: Distributor
- 3: Video detector circuit
- 4: Detector circuit



4a: Detection diode  
4b: Discharge resistance  
4c: Charging condenser  
4d: Time-constant circuit  
5, 13: Operational amplifier circuit  
6: Input resistance  
7: Feedback resistance  
8: Smoothing circuit  
9: Resistance  
10: Condenser  
11, 12: Diode

**【特許請求の範囲】****[CLAIMS]****【請求項 1】**

連続する同期信号を検波して前記同期信号のレベルに応じた検波電圧を出力する検波回路と、抵抗とコンデンサとを有し、前記抵抗を介して前記検波電圧を前記コンデンサに充電して前記検波電圧を平滑する平滑回路とを備え、互いに逆向きで並列接続された第一のダイオードと第二のダイオードとを前記抵抗に並列接続し、前記平滑回路からの平滑された電圧を利得制御電圧として可変利得回路に入力したことを特徴とする自動利得制御回路。

**[CLAIM 1]**

It has the detector circuit which detects continuous synchronizing signals and outputs the detection voltage according to the level of said synchronizing signal, and resistance and condenser.

It has the smoothing circuit which charges said detection voltage into said condenser through said resistance, and which smoothes said detection voltage. It connects the 1st diode in parallel with the 2nd diode, which are placed mutually in the reverse direction and which are connected in parallel, to said resistance. It inputs the voltage smoothed from said smoothing circuit as a gain-control voltage into the variable gain circuit.

Automatic gain control circuit characterized by the above-mentioned.

**【請求項 2】**

前記平滑回路からの平滑された利得制御電圧を演算増幅回路

**[CLAIM 2]**

It input the gain-control voltage, which is smoothed from said smoothing circuit, into said



を介して前記可変利得回路に入力したことを特徴とする請求項1記載の自動利得制御回路。

variable gain circuit through operational amplifier circuit.

Automatic gain control circuit of Claim 1 characterized by the above-mentioned.

**【請求項3】**

前記検波回路に、前記同期信号を検波して生成した前記検波電圧を保持する時定数回路を設け、前記時定数回路の時定数よりも前記平滑回路の前記抵抗と前記コンデンサとによる時定数を大きくしたことを特徴とする請求項1又は2記載の自動利得制御回路。

**[CLAIM 3]**

It prepared the time-constant circuit holding said detection voltage which detected and generated said synchronizing signal to said detector circuit, and made the time constant by said resistance and said condenser of said smoothing circuit larger than the time constant of said time-constant circuit.

Automatic gain control circuit of Claim 1 or 2 characterized by the above-mentioned.

**【発明の詳細な説明】**

**[DETAILED DESCRIPTION OF THE INVENTION]**

**【0001】**

**[0001]**

**【発明の属する技術分野】**

この発明は、CATV（ケーブルテレビ）システムの送信基地の送信装置であるヘッドエンド等に使用される、いわゆる先頭値型の自動利得制御回路に関する。

**[TECHNICAL FIELD OF THE INVENTION]**

This invention relates to the what is called head value type automatic gain control circuitry used for the headend which is a transmitter of the transmitting base of a CATV (cable TV) system.

**【0002】**

**[0002]**

**【従来の技術】**

CATVシステムでは、一般の地上波のテレビ信号や衛星放送信号等（以下、単にテレビ信号

**[PRIOR ART]**

In the CATV system, it has transmitted a general terrestrial TV signal, a general terrestrial satellite-broadcasting signal (only

という)を、専用のケーブルを介してCATVの加入者に送信している。そのため、ヘッドエンドは、このようなテレビ信号を受信するとともに中間周波帯に周波数変換し、周波数変換されたテレビ信号を再びCATVシステムに割り当てられたチャンネルの周波数に乗せて(周波数変換して)送出するようにしている。

#### 【0003】

図2は、このような従来のヘッドエンドに使用されている自動利得制御回路を示す。図2において、図示しない周波数変換回路で中間周波数IF(米国仕様では、映像中間周波数が45.75MHz)に周波数変換されたテレビ信号は、可変利得増幅回路あるいは可変アッテネータ等の可変利得回路21を介して分配器22に入力される。

#### 【0004】

テレビ信号は、この分配器22で2分配され、その一方は図示しない混合回路でCATVシステムのチャンネルの周波数に周波数変換(アップコンバート)され、ケーブルを介して加入者に送信されるようになっている。一方、分配器22で2分配された他方のテレビ信号は、ビデオ検波回路23でビデオ信号

henceforth a TV signal), etc. to the subscriber of CATV through a cable for exclusive use.

Therefore, while a headend receives such a TV signal, it carries out the frequency conversion of it to an intermediate-frequency belt, it puts the TV signal by which the frequency conversion was carried out on the frequency of the channel to which it was again assigned by the CATV system, and is made to send it out (carrying out a frequency conversion).

#### [0003]

FIG. 2 shows the automatic gain control circuitry currently used for the headend of such the past. In FIG. 2, the TV signal by which the frequency conversion was carried out to the intermediate frequency IF (an image intermediate frequency is 45.75MHz at a USA specification) in the frequency-conversion circuit which it does not illustrate is input into distributor 22 through the variable gain circuits 21, such as a variable gain amplifier circuit or a variable attenuator.

#### [0004]

A TV signal is distributed by this distributor 22 two times, the frequency conversion (up conversion) of one of these is carried out to the frequency of the channel of a CATV system with the mixer circuit which it does not illustrate, it is transmitted to a subscriber through a cable.

On the other hand, the TV signal of another side distributed two times with distributor 22 is demodulated by the video signal by the video detector circuit 23, it inputs into the peak hold



に復調され、図示しないビデオ増幅回路で適宜増幅されて水平同期信号のピーク値を保持するピークホールド回路 24 に入力される。

**【0005】**

このピークホールド回路 24 は、水平同期信号を検波してこれを保持し、この水平同期信号のピーク値に比例した利得制御電圧を出力する。ピークホールド回路 24 からの利得制御電圧は、次の演算増幅回路 25 に入力され、入力抵抗 26 と帰還抵抗 27 との比で決まる増幅度で適宜のレベルまで直流増幅される。演算増幅回路 25 で増幅された利得制御電圧は次の時定数回路 28 に入力される。

**【0006】**

この時定数回路 28 は、抵抗 29 とコンデンサ 30 とからなる積分回路で構成され、ピークホールド回路 24 からの利得制御電圧の変化をさらに平滑し、しかも、利得制御電圧の全体的なレベル変化に追従するような大きな時定数を持っている。

**【0007】**

そして、時定数回路 28 の出力を、増幅回路 31 を介して可変

circuit 24 which is suitably amplified by the video amplifier circuit which it does not illustrate, and conserves the peak value of a horizontal\_synchronizing\_signal.

**[0005]**

This peak hold circuit 24 detects a horizontal\_synchronizing\_signal, and it conserves this, it outputs the gain-control voltage proportional to the peak value of this horizontal\_synchronizing\_signal.

The gain-control voltage from the peak hold circuit 24 is input into the following operational amplifier circuit 25, direct\_flow amplification is carried out to a proper level with the amplification degree decided by the ratio of the input resistance 26 and the feedback resistance 27.

The gain-control voltage amplified by the operational amplifier circuit 25 is input into the next time-constant circuit 28.

**[0006]**

This time-constant circuit 28 consists of integration circuits which consist of resistance 29 and condenser 30, it smoothes further a variation of the gain-control voltage from the peak hold circuit 24, and it has a big time constant which follows an entire level variation of a gain-control voltage.

**[0007]**

And it inputs the output of the time-constant circuit 28 into the variable gain apparatus 21



利得装置 21 に入力して可変利得装置 21 の利得または減衰を制御するようにしている。

through the amplifier circuit 31, and controls the gain of the variable gain apparatus 21, or an attenuation.

【0008】

[0008]

【発明が解決しようとする課題】

[PROBLEM TO BE SOLVED BY THE INVENTION]

しかし、上記の従来先の頭値型の自動利得制御回路では、水平同期信号のピーク値を検出して、このピーク値のレベル変化から安定した利得制御電圧を得るようにしているので、ピークホールド回路 24 及び時定数回路 28 の時定数を、利得制御電圧が、連続する水平同期信号の間で変化しないように大きくしている。

However, in the head value type automatic gain control circuitry of the above-mentioned past, it detects the peak value of a horizontal\_synchronizing\_signal, it obtains the gain-control voltage stabilized from the level variation of this peak value, depend.

It enlarges the time constant of the peak hold circuit 24 and the time-constant circuit 28 so that the gain-control voltage does not vary among continuous horizontal\_synchronizing\_signals.

【0009】

[0009]

そのため、テレビ信号のレベル、従って、水平同期信号のレベルが急激に変化した場合に、利得制御電圧は、この水平同期信号の急激な変化に追従できなくなる。従って、テレビ信号の急激な変化に対応した正確な自動利得制御動作が不可能となり画像品質の劣化を引き起こすという問題があった。そこで、本発明は、テレビ信号のレベルの急激な変化に追従して、しかも安定した自動利得制御動作が可能な自動利得制御回路を実現することを目的とする。

Therefore, the level of a TV signal, when the level of a horizontal\_synchronizing\_signal varies rapidly, it becomes impossible therefore, for a gain-control voltage to follow the abrupt change of this horizontal\_synchronizing\_signal. Therefore, there was a problem that it becomes impossible to perform the precise automatic-gain-control operation which corresponds to abrupt change of TV signal, causing degradation of a picture quality. Then, this invention follows the abrupt change of the level of a TV signal, and it aims at implementing automatic gain control circuitry which can perform the stable automatic-gain-control operation.

## 【0010】

## 【課題を解決するための手段】

上記課題を解決するため、本発明の自動利得制御回路は、連続する同期信号を検波して前記同期信号のレベルに応じた検波電圧を出力する検波回路と、抵抗とコンデンサとを有し、前記抵抗を介して前記検波電圧を前記コンデンサに充電して前記検波電圧を平滑する平滑回路とを備え、互いに逆向きで並列接続された第一のダイオードと第二のダイオードとを前記抵抗に並列接続し、前記平滑回路からの平滑された電圧を利得制御電圧として可変利得回路に入力した。

## [0010]

## [MEANS TO SOLVE THE PROBLEM]

In order to solve the above-mentioned subject, the automatic gain control circuitry of this invention has a detector circuit which detects a continuous synchronizing signal and outputs the detection voltage according to the level of said synchronizing signal, and resistance and a condenser.

It has a smoothing circuit which charges said detection voltage to said condenser through said resistance, and smoothes said detection voltage, it parallel connects the first diode mutually parallel connected by the reverse direction, and a 2nd diode to said resistance, it input into the variable gain circuit the voltage smoothed from said smoothing circuit as a gain-control voltage.

## 【0011】

また、本発明の自動利得制御回路は、前記平滑回路からの平滑された利得制御電圧を演算増幅回路を介して前記可変利得回路に入力した。

## [0011]

Moreover, the automatic gain control circuitry of this invention input into said variable gain circuit the gain-control voltage smoothed from said smoothing circuit through operational amplifier circuit.

## 【0012】

また、本発明の自動利得制御回路は、前記検波回路に、前記同期信号を検波して生成した前記検波電圧を保持する時定数回路を設け、前記時定数回路の時定数よりも前記平滑回路の前記抵抗と前記コンデンサとによる時

## [0012]

Moreover, the automatic gain control circuitry of this invention prepared the time-constant circuit holding said detection voltage which detected and generated said synchronizing signal to said detector circuit, and made the time constant by said resistance and said condenser of said smoothing circuit larger than the time constant



定数を大きくした。

of said time-constant circuit.

【0013】

[0013]

【発明の実施の形態】

[EMBODIMENT OF THE INVENTION]

図1に本発明の自動利得制御回路を示す。図1において、図示しない周波数変換回路で中間周波数IF（米国仕様では、映像中間周波数が45.75MHz）に周波数変換されたテレビ信号は、可変利得増幅回路、あるいはピンダイオードを用いた可変アッテネータ等の可変利得回路1を介して分配器2に入力される。

The automatic gain control circuitry of this invention is shown in FIG. 1.

In FIG. 1, the TV signal by which the frequency conversion was carried out to the intermediate frequency IF (an image intermediate frequency is 45.75MHz at a USA specification) in the frequency-conversion circuit which it does not illustrate is input into distributor 2 through the variable gain circuits 1, such as a variable attenuator which used the variable gain amplifier circuit or the pin diode.

【0014】

[0014]

テレビ信号は、この分配器2で2分配され、その一方は図示しない混合回路でCATVシステムのチャンネルの周波数に周波数変換（アップコンバート）され、ケーブルを介して加入者に送信されるようになっている。一方、分配器2で2分配された他方のテレビ信号は、ビデオ検波回路3でビデオ信号に復調され、図示しないビデオ増幅回路で適宜増幅されて水平同期信号を検波するとともにそのピーク値を保持する、一段または二段構成の検波回路4に入力される。

A TV signal is distributed by this distributor 2 two times, the frequency conversion (up conversion) of one of these is carried out to the frequency of the channel of a CATV system with the mixer circuit which it does not illustrate, it is transmitted to a subscriber through a cable.

On the other hand, another TV signal which was divided into two by distributor 2 is demodulated into the video signal by the video detector circuit 3, while the video signal is suitably amplified by the illustrated video amplifier circuit and it detects a horizontal\_synchronizing\_signal, it inputs into the detector circuit 4 which has one-stage or two-stage composition, and which holds its peak value.

【0015】

[0015]





この検波回路 4 は、ビデオ信号から水平同期信号（繰り返し周波数は約 15 KHz）を検波するダイオード 4 a を有し、この検波された同期信号を並列接続された抵抗 4 b とコンデンサ 4 c との時定数回路 4 d で保持して検波電圧を生成する手段となっている。従って、検波回路 4 は、同期信号のピーク値で充電し、その充電された電圧を連続する水平同期信号の間で、時定数回路 4 d によってある程度のレベルで保持するようになっている。検波回路 4 で生成された検波電圧は、次の演算増幅回路 5 に入力され、入力抵抗 6 と帰還抵抗 7 との比で決まる増幅度で適宜のレベルまで直流増幅される。

#### 【0016】

演算増幅回路 5 からの、増幅された検波電圧は、この段階ではまだ完全に平滑されておらず、脈流成分を残しているため、次の平滑回路 8 で完全な直流成分のみの電圧に平滑され、利得制御電圧として可変利得回路 1 に入力される。この平滑回路 8 は、抵抗 9 とコンデンサ 10 とで積分回路を構成しており、抵抗 9 とコンデンサ 10 による時定数は、検波回路 4 の時定数よりも大きく設定されている。このよ

This detector circuit 4 has diode 4a which detects a horizontal\_synchronizing\_signal (a repeating frequency is about 15kHz) from a video signal, they are means to conserve in 4d of time-constant circuits of Resistance 4b and Condenser 4c which have parallel connected this detected synchronizing signal, and to form a detection voltage.

Therefore, it charges the detector circuit 4 with the peak value of a synchronizing signal, between continuous horizontal\_synchronizing\_signals, it conserves the charged voltage on a certain amount of level by 4d of time-constant circuits.

The detection voltage formed by the detector circuit 4 is input into the following operational amplifier circuit 5, direct\_flow amplification is carried out to a proper level with the amplification degree decided by the ratio of the input resistance 6 and the feedback resistance 7.

#### [0016]

The detection voltage amplified from the operational amplifier circuit 5 is not completely smoothed yet in this phase, but it has left the pulsating-current component, depend.

The voltage of only a perfect direct\_flow component smoothes in the next smoothing circuit 8, it inputs into the variable gain circuit 1 as a gain-control voltage.

This smoothing circuit 8 constitutes the integration circuit from resistance 9 and condenser 10, the time constant by resistance 9 and condenser 10 is set up more greatly than the time constant of the detector circuit 4.



うに、検波回路 4 の時定数を小さく、平滑回路 8 の時定数を大きくすることによって、検波回路 4 では同期信号のレベル変化にある程度の追従性を持たせつつ、平滑回路 8 で十分な平滑を行うことができる。さらに、この時定数回路 8 の抵抗 9 には、互いに逆方向で並列接続された第一のダイオード 11 と第二のダイオード 12 が並列に接続されている。

**【0017】**

このように、第一及び第二のダイオード 11、12 を、抵抗 9 に並列に接続することによって、例えば、検波回路 4 からの検波電圧の急激な変化に対応して演算増幅回路 5 の出力が急激に変化した場合には、これらのダイオード 11、12 が導通してコンデンサ 10 を急速充電または急速放電する。

**【0018】**

即ち、検波回路 4 からの検波電圧が急激に大きくなった時は、演算増幅回路 5 の出力電圧も急激に大きくなり、第一のダイオード 11 が導通することによりコンデンサ 10 を充電する。この場合、抵抗 9 を介して充電するよりも極めて早いスピードで充電できる。また、反対に、検波回路 4 からの検波電圧が急激

Thus, it can perform smoothing sufficient in the smoothing circuit 8, giving a certain amount of flattery property to a level variation of a synchronizing signal in the detector circuit 4 by enlarging the time constant of the smoothing circuit 8 for the time constant of the detector circuit 4 small.

Furthermore, the first diode 11 mutually parallel connected by resistance 9 of this time-constant circuit 8 in the reverse direction and the 2nd diode 12 are connected to juxtaposing.

**[0017]**

Thus, by connecting the 1st and 2nd diodes 11 and 12 in parallel into resistance 9, for example, if the output of the operational amplifier circuit 5 varies rapidly corresponding to the abrupt change of the detection voltage from the detector circuit 4, then these diodes 11 and 12 conduct, and it carries out rapid charge or rapid discharge of condenser 10.

**[0018]**

That is, when the detection voltage from the detector circuit 4 becomes bigger rapidly, the output voltage of the operational amplifier circuit 5 also becomes bigger rapidly, it charges condenser 10, when the first diode 11 conducts. In this case, it can charge at very early speed rather than charging through resistance 9.

Moreover, on the contrary, when the detection voltage from the detector circuit 4 becomes smaller rapidly, the output voltage of the



に小さくなった時は、演算増幅回路 5 の出力電圧も急激に小さくなり、第二のダイオード 12 が導通することによりコンデンサ 10 に充電されていた電圧が放電する。この場合も、抵抗 9 を介して放電するよりも極めて早いスピードで放電できる。従って、極めて簡単な構成で、コンデンサ 10 に充電されている電圧は検波回路 4 からの検波電圧の変化に忠実に応答することになる。

**【0019】**

そして、平滑回路 8 の出力を、増幅回路 13 を介して可変利得回路 1 に入力して可変利得回路 1 の利得または減衰を制御するようにしている。この増幅回路 13 も演算増幅回路で構成されており、その入力インピーダンスは極めて高くなっているのので、平滑回路 8 の充放電の動作に影響をおよぼさない。しかもこの増幅回路 13 が存在することによって、可変利得回路 1 の利得変化、あるいは減衰量の変化による入力インピーダンスの変化があっても平滑回路 8 の動作に影響を及ぼさない。

**【0020】****【発明の効果】**

以上のように、本発明の自動利

operational amplifier circuit 5 also becomes smaller rapidly, when the 2nd diode 12 conducts, the voltage charged by condenser 10 discharges.

It can discharge at very early speed rather than discharging through resistance 9 also in this case.

Therefore, it responds faithfully the voltage charged by condenser 10 with very easy composition to a variation of the detection voltage from the detector circuit 4.

**[0019]**

And it inputs the output of the smoothing circuit 8 into the variable gain circuit 1 through the amplifier circuit 13, and controls the gain of the variable gain circuit 1, or an attenuation.

This amplifier circuit 13 also consists of operational amplifier circuit, it is becoming higher the input impedance extremely, depend. It does not influence influence in an operation of the charge and discharge of the smoothing circuit 8.

And when this amplifier circuit 13 exists, even if there is a variation of the input impedance by a gain variation of the variable gain circuit 1 or variation of attenuation amount, it does not affect an operation of the smoothing circuit 8.

**[0020]****[ADVANTAGE OF THE INVENTION]**

As mentioned above, the automatic gain control



得制御回路は、連続する同期信号を検波して同期信号のレベルに応じた検波電圧を出力する検波回路と、抵抗とコンデンサとを有し、この抵抗を介して検波電圧をコンデンサに充電して検波電圧を平滑する平滑回路とを備え、互いに逆向きで並列接続された第一のダイオードと第二のダイオードとを抵抗に並列接続し、平滑回路からの平滑された電圧を利得制御電圧として可変利得回路に入力したので、テレビ信号のレベルの急激な変化に忠実に追従して、しかも安定した自動利得制御動作が可能な自動利得制御回路を実現することができる。

**【0021】**

また、本発明の自動利得制御回路は、平滑回路からの平滑された利得制御電圧を演算増幅回路を介して可変利得回路に入力したので、その入力インピーダンスは極めて高くなり、平滑回路の充放電の動作に影響をおよぼさない。しかもこの演算増幅回路が存在することによって、可変利得回路の利得変化、あるいは減衰量の変化による入力インピーダンスの変化があっても平滑回路の動作に影響を及ぼさない。

**【0022】**

circuitry of this invention has a detector circuit which detects a continuous synchronizing signal and outputs the detection voltage according to the level of the synchronizing signal, and resistance and a condenser.

It has a smoothing circuit which charges a detection voltage to a condenser through this resistance, and smoothes a detection voltage, it parallel connects the first diode mutually parallel connected by the reverse direction, and a 2nd diode to resistance, it input into the variable gain circuit the voltage smoothed from the smoothing circuit as a gain-control voltage, depend.

It follows in the abrupt change of the level of a TV signal faithfully, and the automatic gain control circuitry which can perform the stable automatic-gain-control operation is realizable.

**[0021]**

Moreover, the automatic gain control circuitry of this invention input into the variable gain circuit the gain-control voltage smoothed from the smoothing circuit through operational amplifier circuit, depend.

It becomes higher the input impedance extremely, it does not influence influence in an operation of the charge and discharge of a smoothing circuit.

And when this operational amplifier circuit exists, even if there is a variation of the input impedance by a gain variation of a variable gain circuit or variation of attenuation amount, it does not affect an operation of a smoothing circuit.

**[0022]**

また、本発明の自動利得制御回路は、検波回路に、同期信号を検波して生成した検波電圧を保持する時定数回路を設け、この時定数回路の時定数よりも平滑回路の抵抗とコンデンサとによる時定数を大きくしたので、検波回路では同期信号のレベル変化にある程度の追従性を持たせつつ、平滑回路で十分な平滑を行うことができる。

Moreover, the automatic gain control circuitry of this invention prepared the time-constant circuit holding the detection voltage which detected and generated the synchronizing signal to the detector circuit, and it made the time constant by resistance and the condenser of a smoothing circuit larger than the time constant of this time-constant circuit, depend.

In a detector circuit, it can perform smoothing sufficient in a smoothing circuit, giving a certain amount of flattery property to a level variation of a synchronizing signal.

#### 【図面の簡単な説明】

#### [BRIEF DESCRIPTION OF THE DRAWINGS]

##### 【図 1】

本発明の自動利得制御回路図である。

##### [FIG. 1]

It is an automatic-gain-control-circuitry figure of this invention.

##### 【図 2】

従来の自動利得制御回路図である。

##### [FIG. 2]

It is an automatic-gain-control-circuitry figure of the past.

#### 【符号の説明】

#### [DESCRIPTION OF SYMBOLS]

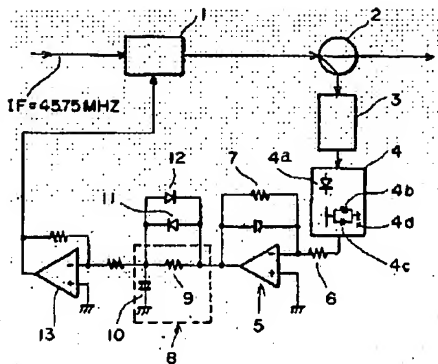
- 1 可変利得回路
- 2 分配器
- 3 ビデオ検波回路
- 4 検波回路
- 4 a 検波ダイオード
- 4 b 放電抵抗
- 4 c 充電コンデンサ
- 4 d 時定数回路
- 5. 1 3 演算増幅回路

- 1 Variable gain circuit
- 2 Distributor
- 3 Video detector circuit
- 4 Detector circuit
- 4a Detection diode
- 4b Discharge resistance
- 4c Charging condenser
- 4d Time-constant circuit
- 5.13 Operational amplifier circuit

6	入力抵抗	6	Input resistance
7	帰還抵抗	7	Feedback resistance
8	平滑回路	8	Smoothing circuit
9	抵抗	9	Resistance
10	コンデンサ	10	Condenser
11, 12	ダイオード	11, 12	Diode

【図 1】

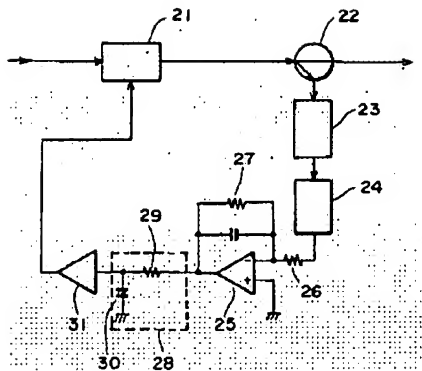
[FIG. 1]



- 1: Variable gain circuit
- 2: Distributor
- 3: Video detector circuit
- 4: Detector circuit
- 4a: Detection diode
- 4b: Discharge resistance
- 4c: Charging condenser
- 4d: Time-constant circuit
- 5, 13: Operational amplifier circuit
- 6: Input resistance
- 7: Feedback resistance
- 8: Smoothing circuit
- 9: Resistance
- 10: Condenser
- 11, 12: Diode

【図 2】

[FIG. 2]



- 21: Variable gain circuits
- 22: Distributor
- 23: Video detector circuit
- 24: Peak hold circuit
- 25: Operational amplifier circuit
- 26: Input resistance
- 27: Feedback resistance
- 28: Time-constant circuit
- 29: Resistance
- 30: Condenser
- 31: Amplifier circuit



## THOMSON SCIENTIFIC TERMS AND CONDITIONS

*Thomson Scientific Ltd shall not in any circumstances be liable or responsible for the completeness or accuracy of any Thomson Scientific translation and will not be liable for any direct, indirect, consequential or economic loss or loss of profit resulting directly or indirectly from the use of any translation by any customer.*

Thomson Scientific Ltd. is part of The Thomson Corporation

Please visit our website:

["www.THOMSONDERWENT.COM"](http://www.THOMSONDERWENT.COM) (English)

["www.thomsonscientific.jp"](http://www.thomsonscientific.jp) (Japanese)